

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 2月17日

出 願 番 号

Application Number:

特願2000-039851

出 願 人

Applicant (s):

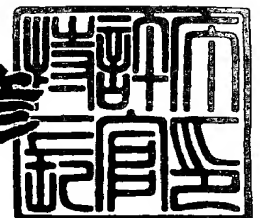
三菱電機株式会社



2000年 3月10日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3015533

【書類名】 特許願

【整理番号】 522945JP01

【提出日】 平成12年 2月17日

【あて先】 特許庁長官 殿

【国際特許分類】 G05B 19/00

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内

【氏名】 横川 伸介

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100073759

【弁理士】

【氏名又は名称】 大岩 増雄

【手数料の表示】

【予納台帳番号】 035264

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808000

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プログラマブル・コントローラ

【特許請求の範囲】

【請求項 1】 パルス出力によって被制御装置を制御するプログラマブル・コントローラにおいて、設定された周期のパルス列を出力するパルス発生部、このパルス発生部によって出力されるパルス列を所定の分周比率によって分周し、上記パルス列の周期の n 倍（但し、 n は正の整数）の周期を有する割込み要求信号を出力するパルス分周部、このパルス分周部によって出力される割込み要求信号に基づいて割込み処理を実行することにより、上記パルス発生部の出力を制御する中央処理装置を備えたことを特徴とするプログラマブル・コントローラ。

【請求項 2】 中央処理装置は、パルス分周部の分周に用いられる分周比率を設定すると共に、パルス発生部によって出力されるパルス数を制御し、上記パルスの未出力数が、 $2n$ 未満になったとき、分周比率を上記パルスの未出力数と等しくなるように設定することを特徴とする請求項 1 記載のプログラマブル・コントローラ。

【請求項 3】 中央処理装置は、パルス分周部の分周に用いられる分周比率を、パルス発生部の出力するパルス列の周期に応じて変化させることを特徴とする請求項 1 または請求項 2 記載のプログラマブル・コントローラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、ユーザプログラムに従って、高速パルス出力を行って位置決め制御用などの被制御装置を制御するプログラマブル・コントローラに関する。

【0002】

【従来の技術】

図 3 は、従来のプログラマブル・コントローラを示す構成図である。

図 3 において、1 はプログラマブル・コントローラの各部を制御する中央処理装置（以下 CPU という）、2 は CPU 1 により設定された周期のパルス列を発生するパルス発生部である。

図4は、従来のプログラマブル・コントローラの動作を示すフローチャートであり、図4（a）はメイン処理、図4（b）は割り込み処理を示している。

図4（a）におけるメイン処理では、先ずCPU1は、ステップS1でパルス発生部2の出力パルス周期を設定し、ステップS2で出力パルス数を示す残りパルス数を設定する。次いで、ステップS3で割り込みを許可する割り込み許可状態にして、ステップS4でパルス出力を開始する。ステップS5で、残りパルス数分のパルス出力を行い、パルス出力が完了すれば、ステップS6で割り込み禁止状態にして、メイン処理を終了する。

【0003】

図4（b）における割り込み処理は、ステップS5のパルス出力で、1パルス出力されるたびに、実行される。ステップS12で、残りパルス数から1を減算し、0になれば、ステップS13でパルス出力の停止処理を行って、割り込み処理を終了する。ステップS12で0でなければ、割り込み処理を終了し、制御をメイン処理に戻し、メイン処理は、引き続いてステップS5のパルス出力を行う。

【0004】

従来のプログラマブル・コントローラは、図3のように、各部を制御するCPU1と、CPU1により設定された周期のパルス列を発生するパルス発生部2を有し、図4のように、パルス出力1回毎に割り込み処理を行う制御手段によって制御されていた。制御手段では、出力1パルス毎に残りパルス数を一つずつ減らし、残りパルス数が0になった時点で、パルス停止処理を行っている。

【0005】

【発明が解決しようとする課題】

従来の技術では、CPU1は、パルス出力1回毎に割り込み処理を行う必要があった。例えば200KHzのパルス出力を行う場合、その割り込み周期は5 μ sとなり、この周期の割り込み処理に対応することが可能な高速なCPUを使用する必要がある。しかし、一般の1チップマイコンでこのような高速処理に対応できるCPUは高価であり、結果として製品のコストアップになっていた。

【0006】

この発明は、このような課題を解決するためになされたものであり、安価で、かつ、高速なパルス出力が可能なプログラマブル・コントローラを得ることを目的とする。

【0007】

【課題を解決するための手段】

この発明に係わるプログラマブル・コントローラにおいては、設定された周期のパルス列を出力するパルス発生部と、このパルス発生部によって出力されるパルス列を所定の分周比率によって分周し、パルス列の周期の n 倍（但し、 n は正の整数）の周期を有する割込み要求信号を出力するパルス分周部と、このパルス分周部によって出力される割込み要求信号に基づいて割込み処理を実行することにより、パルス発生部の出力を制御する中央処理装置を備えたものである。

【0008】

また、中央処理装置は、パルス分周部の分周に用いられる分周比率を設定すると共に、パルス発生部によって出力されるパルスの数を制御し、パルスの未出力数が、 $2n$ 未満になったとき、分周比率をパルスの未出力数と等しくなるように設定するものである。

また、中央処理装置は、パルス分周部の分周に用いられる分周比率を、パルス発生部の出力するパルス列の周期に応じて変化させるものである。

【0009】

【発明の実施の形態】

実施の形態1.

図1は、この発明の実施の形態1によるプログラマブル・コントローラを示す構成図である。

図1において、1はプログラマブル・コントローラ内の各部を制御するCPU、2はCPU1により設定された周期のパルス列を発生するパルス発生部、3はパルス発生部2から出力されるパルスをCPU1により設定された分周比で分周した信号を、CPU1への割り込み要求として出力するパルス分周部であり、1～3でプログラマブル・コントローラを構成する。実施の形態1では、CPU1は、 n 回のパルス出力毎に割り込み処理を行う制御手段によって出力パルスの制

御を行う。

【0010】

図2は、この発明の実施の形態1によるプログラマブル・コントローラの動作を示すフローチャートであり、図2(a)はメイン処理を、図2(b)は、割り込み処理を示している。

図2(a)におけるメイン処理は、ステップS1、S2を図4(a)と同様に実行した後、ステップS21でパルス分周部3のパルス分周比 n (n は正の整数)の設定を行う。その後のステップS3～S6の処理は、図4(a)と同様にし
て行う。

図2(b)における割り込み処理は、ステップS22で、残りパルス数から n を減算する。次いで、ステップS23で、残りパルス数 $< 2n$ を満足すれば、ステップS24で、CPU1はパルス分周比 n の設定を残りパルス数と等しくして、ステップS12に移る。ステップS23で残りパルス数 $< 2n$ を満足しなければ、ステップS12に移る。ステップS12及びステップS13は、図4(b)と同様の処理である。

【0011】

実施の形態1では、CPU1によりパルス分周部3に分周比 n を設定することで、割り込み処理の周期を、パルス発生部2の出力するパルス周期の n 倍にしている。このため、従来の技術に比べて $1/n$ の処理能力のCPUで、割り込み処理に対応することが可能になる。例えば、 $n=100$ と分周比を設定した場合、 200KHz のパルス出力を行う場合の割り込み周期は、 $5\mu\text{S} \times 100 = 500\mu\text{S}$ となり、安価なワンチップマイコンでも十分対応可能な割り込み周期となる。

【0012】

なお、出力パルスの n 倍の周期で割り込み処理を行うと、割り込み処理内の残りパルス数のチェックも、 n パルス毎にしか実施できないため、パルス数が n の整数倍のパルス出力しかできなくなる。この対策として、実施の形態1では、図2のステップS23、S24に示されるように割り込み処理内で、残りパルス数が $2n$ 未満となった時点で、CPU1がパルス分周部3の分周比の設定を、残り

パルス数と等しくしている。これによって、次に割り込みがかかった時点で、残りパルス数が0となり、任意のパルス数で出力パルスを停止することを可能としている。

実施の形態1では、パルス出力開始後、割り込み周期毎に n 回のパルス出力が行われ、最後の割り込み周期に、端数である n 回以上 $2n$ 回未満のパルス出力が行われるが、あらかじめパルス出力開始に先立って計算をすることで、初回の割り込み周期に端数のパルス出力を行い、2回目以降、最後の割り込み周期まで n 回のパルス出力とすることも可能である。

【0013】

実施の形態2.

実施の形態2は、図1の構成と同じであり、また図2のフローチャートに示される動作と同じ動作を行う。

以下に、実施の形態1との違いについて説明する。

実施の形態1においては、分周比 n はあらかじめ決まった値であり、出力パルスの周波数が高くなれば、それに比例してCPU1に対する割り込み周期は短くなる。この場合、CPU1にかかる負担は増加する。このため、出力するパルスの周期が高くなると、プログラマブル・コントローラのパルス出力以外の処理の応答性が低下することになる。実施の形態2は、この対策として、分周比 n を、出力パルスの周期に応じて変化させることで、出力パルスの周期が変化してもCPU1に対する割り込み周期を一定に保つようにしている。

【0014】

実施の形態2では、出力周波数の変化に関わらず、CPU1に対する割り込み周期が一定に保たれるため、出力パルス周期が高くなっても、パルス出力以外の処理の応答性が低下することがない。

【0015】

【発明の効果】

この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

設定された周期のパルス列を出力するパルス発生部と、このパルス発生部によ

って出力されるパルス列を所定の分周比率によって分周し、パルス列の周期の n 倍（但し、 n は正の整数）の周期を有する割込み要求信号を出力するパルス分周部と、このパルス分周部によって出力される割込み要求信号に基づいて割込み処理を実行することにより、パルス発生部の出力を制御する中央処理装置を備えたので、割り込み処理の周期を長くすることができ、処理能力の低い中央処理装置で、割り込み処理に対応することが可能になる。

【0016】

また、中央処理装置は、パルス分周部の分周に用いられる分周比率を設定すると共に、パルス発生部によって出力されるパルスの数を制御し、パルスの未出力数が、 $2n$ 未満になったとき、分周比率をパルスの未出力数と等しくなるように設定するので、最後の割り込み処理で、未出力のパルスを出力することができる。

【0017】

また、中央処理装置は、パルス分周部の分周に用いられる分周比率を、パルス発生部の出力するパルス列の周期に応じて変化させるので、出力するパルスの周期に拘わらず、中央処理装置に適した周期の割り込み処理を行わせることができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1、2によるプログラマブル・コントローラを示す構成図である。

【図2】 この発明の実施の形態1、2によるプログラマブル・コントローラの動作を示すフローチャートである。

【図3】 従来のプログラマブル・コントローラを示す構成図である。

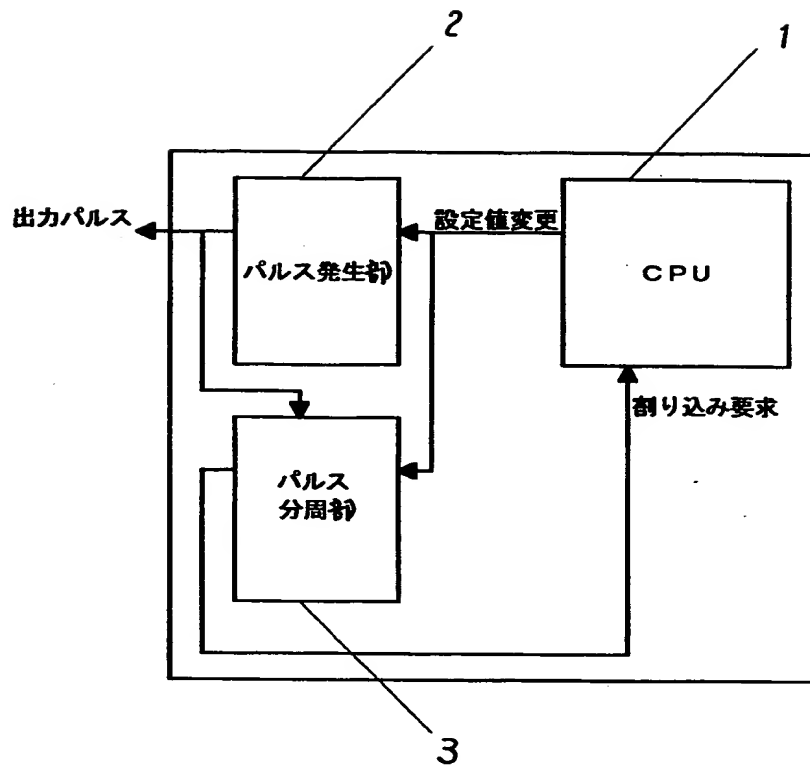
【図4】 従来のプログラマブル・コントローラの動作を示すフローチャートである。

【符号の説明】

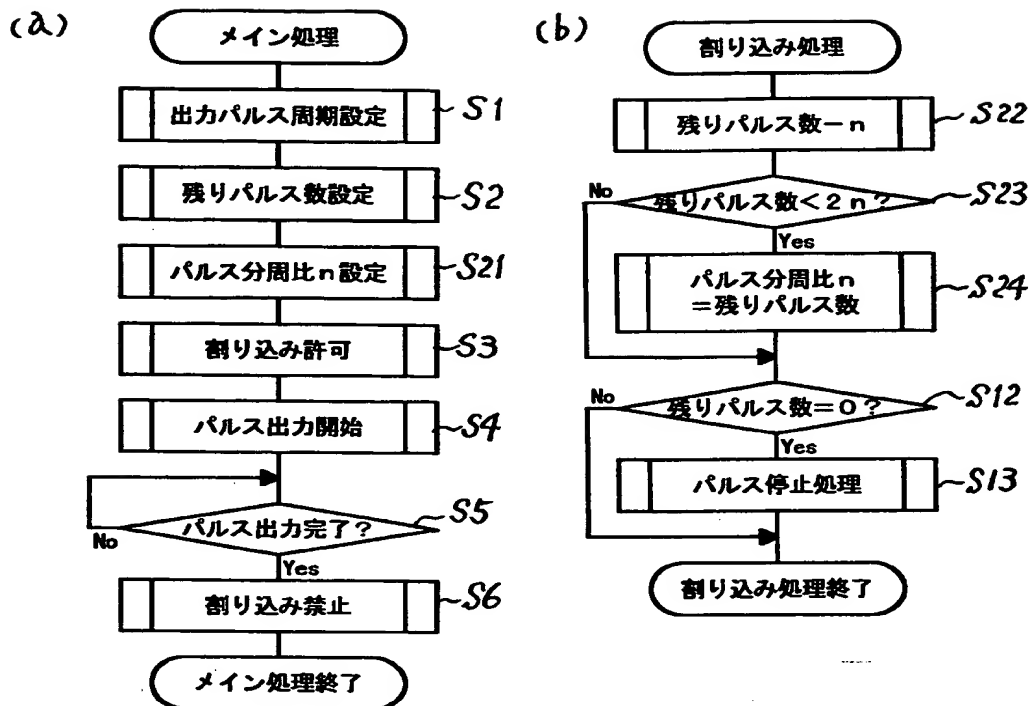
1 CPU、2 パルス発生部、3 パルス分周部。

【書類名】 図面

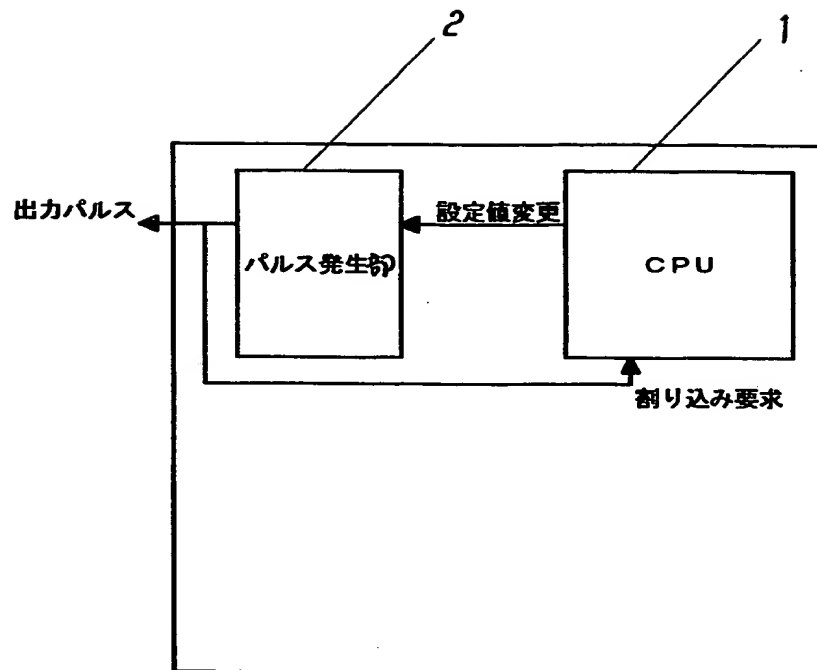
【図 1】



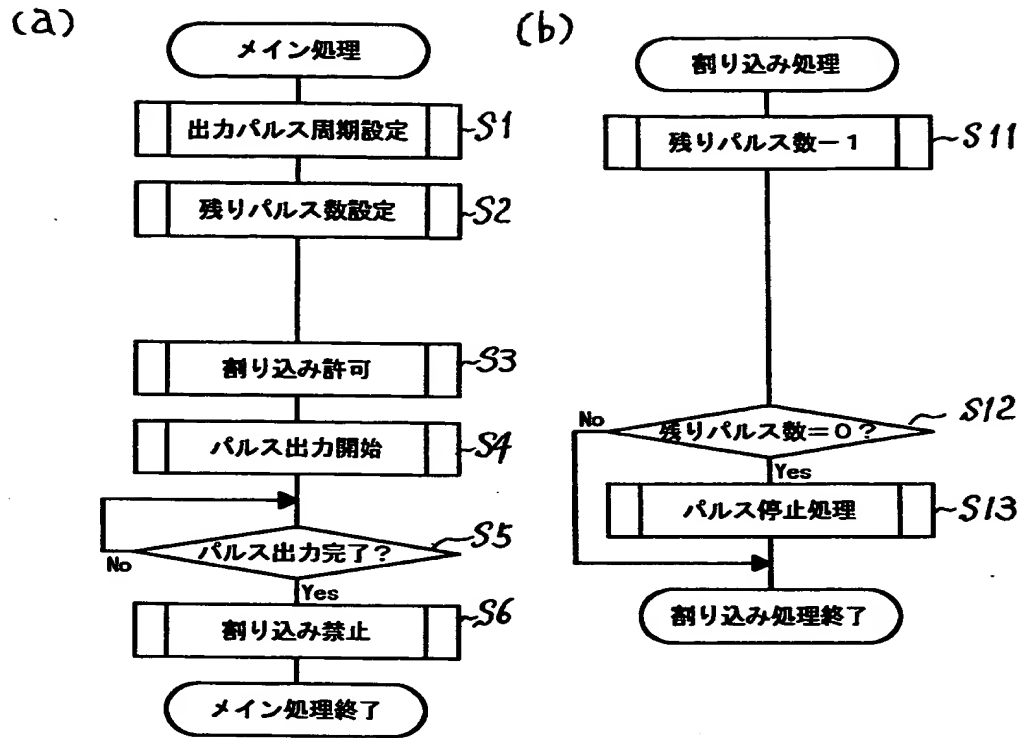
【図 2】



【図 3】



【図4】



【書類名】 要約書

【要約】

【課題】 従来のプログラマブル・コントローラのCPUでは、パルス出力1回毎に割り込み処理を行う必要があったので、高い周期の割り込み処理に対応することが可能な高速なCPUを使用する必要があった。

【解決手段】 パルス発生部2の発生するパルス列の出力周期をパルス分周部3によって分周し、出力パルスの周期の複数倍の周期の信号をパルス分周部3から出力し、この信号をCPU1の割り込み要求信号としてCPU1に入力させることにより、CPU1は複数倍の周期で、割り込み処理を行えるようにし、この割り込み処理により、出力するパルス数の制御を行うものである。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社